

Applicants traverse this ground of rejection. The reference does not teach each and every step of applicants' advantageous method for computing an input energy to provide to a thermal print head element.

Applicants' advantageous method, as defined in claim 1 includes the step of:

(A) computing an input energy to provide to the print head element

based on a current temperature of the print head element and a

plurality of one-dimensional functions of a desired output density

to be printed by the print head element

Claim 2 is dependent on claim 1 and recites the further step of: (B) providing the input energy to the print head. Claim 3 is also dependent on claim 1 and recites the embodiment wherein the current temperature of the print head element comprises a predicted current temperature of the print head element. Claims 13 – 15 are drawn to a thermal printer which includes a thermal print head and, respectively, means for carrying out the method steps recited in claims 1 – 3.

To reiterate, the method recited in claim 1, includes the step of computing the input energy based on a current temperature of the print head element and a plurality of one dimensional functions of a desired output density to be printed. The reference cited to support the rejection, JP '972, computes the energy to be supplied to the print head based on a temperature of the print head and the output density to be printed but does not specifically teach, or anywhere suggest, doing so by using a plurality of one dimensional functions of the desired output density to be printed.

Applicants have obtained an English language translation of JP '972 and a copy of the translation is enclosed for the convenience of the examiner. Also enclosed is a copy of the entire application in the Japanese language including Figures 1 - 7.

The reference, at page 5 of the English language translation, describes Figure 2 as a block diagram showing an embodiment of the device of the application and states that "... 9 is a pulse width table that determines the electrical power to be supplied to thermal head driver 8...". Further, in the next paragraph on page 5, the process by which the energy to be supplied to the print head is described. The thermal head control part 12 first measures the temperature immediately prior to commencement of recording by the thermal head 7. Next, data necessary for temperature estimation are transferred to temperature estimating part 6 and the latter successively estimates the temperature of thermal head 7 based on these data. Thermal head control part 12 sends the temperatures and other data which are estimated by part 6 to pulse width table 9.

Pulse width table 9 determines the pulse width based on these data. Thermal head driver 8 controls the power (energy) supplied to the thermal head in accordance with the pulse widths output from Table 9.

The reference is silent as to how the data in the pulse width table 9 are obtained. Accordingly, there is no specific teaching that the data in the pulse width table are based, in part, on a plurality of one-dimensional functions of a desired output density as is the case in the method and apparatus of applicants. Further, there is no suggestion whatsoever in the reference that would lead those skilled to do what applicants have done, i.e., determine the input energy based, in part, on a plurality of one-dimensional functions of a desired density to be printed.

Reconsideration of this ground of rejection and withdrawal thereof are respectfully requested.


2. Applicants acknowledge the allowance of claims 23 – 53 and also the indication of allowable subject matter in claims 4 – 12 and 16 – 22.

Appl. No. 09/934,703
Request for Reconsideration dated July 16, 2003
Reply to Office Action of April 18, 2003

Since claims 1 – 3 and 13 – 15 have been shown to be patentably distinguishable over the references of record, it is submitted that claims 1 – 22 are patentable.

In summary, all the claims in the application are proper in form for allowance and in substance are directed to subject matter which is patentably distinguishable over the references of record. Reconsideration of the application and allowance of all the claims are respectfully solicited.

Respectfully submitted,



Gaetano D. Maccarone
Registration No. 25,173

Polaroid Corporation
Patent Department
1265 Main Street
Waltham, MA 02451
Tel.: 781-386-6405
Fax: 781-386-6435

Enclosures

CERTIFICATE OF MAILING

I hereby certify that this paper (along with any paper referred to as being attached or enclosed) is being deposited with the United States Postal Service on the date shown below with sufficient postage as first class mail in an envelope addressed to the Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

Date: July 16, 2003



Gaetano D. Maccarone
Registration No. 25,173

[Page 1/12]

[Translator's note: All readings of Japanese names should be considered tentative until verified.]

(19) Japan Patent Office (11) Kokai Publication No.
(12) **Unexamined Patent Application Publication (A)** **H03-24972**

(51) Int. Cl. Identification Code JPO File No. (43) Kokai Publication Date: February 1, 1991
B 41 J 2/36
2/365
H 04 N 1/23 102 B 6957-5C
8403-2C B 41 J 3/20 115 C
8403-2C A
Request for examination: Not requested Number of Claims: 1 (12 pages in all)

(54) Title of Invention: Device for estimating heat storage in thermal heads

(21) Application No. H01-159727

(22) Application Date: June 23, 1989

(72) Inventor: Toshio Kochu Fujitsu Ltd., 1015 Kamikodanaka, Nakahara-ku, Kawasaki-City,
Kanagawa Prefecture
(72) Inventor: Moriyoshi Nakamura Fujitsu Ltd., 1015 Kamikodanaka, Nakahara-ku, Kawasaki-City,
Kanagawa Prefecture
(72) Inventor: Tomohisa Mikami Fujitsu Ltd., 1015 Kamikodanaka, Nakahara-ku, Kawasaki-City,
Kanagawa Prefecture
(71) Applicant: Fujitsu Ltd. 1015 Kamikodanaka, Nakahara-ku, Kawasaki-City,
Kanagawa Prefecture
(74) Representative: Akira Aoki and 4 others

Specification

1. Title of Invention

Device for estimating heat storage in thermal heads

2. Scope of Claims

1. A device for calculating estimated thermal head heat storage, characterized by the fact that in a thermographic device that is provided with a heat storage detection mechanism for thermal heads having individual or multiple pixels as units, recording density is uniformly controlled by controlling applied electrical power, based on the heat storage levels detected, in which
a heating level table (19) that is coordinated by the number of gradations, the recording cycle, and the estimated temperature immediately prior to the start of said recording cycle,
a constant table (21) that scales the values output by said heating level table,
a cooling constant table (23) that is coordinated by said cycle,
a subtracter (20) that determines the difference between the estimated temperature immediately prior to the start of said recording cycle and the heat slinger temperature ($T_{[S]}$ [subscript illegible]),
a multiplier (26) that carries out a 1st multiplication between the output of said heating level table and said constant table in order to obtain heating levels during said recording cycle, and a 2nd multiplication between said cooling constant table and the output of said subtraction table, in order to obtain the difference between the temperature reached after cooling [to lower] the temperature [from its level] at commencement of said recording cycle and the heat slinger temperature,
an accumulator (27) that accumulates aggregate heating and cooling until said recording cycle with respect to said heat slinger temperature as the results of the 1st and 2nd multiplications,

and an adder (43) that adds said heat slinger temperature to the output of said accumulator are arranged,

the estimated heat storage in the substrate of the thermal head is computed each said recording cycle, according to changes in said heat slinger temperature, and the estimated temperature immediately prior to the start of the current recording cycle is computed.

3. Detailed Description of the Invention

<Summary>

In regard to head heat storage estimating devices in thermographic devices that detect heat storage levels in each part of a thermal head, and control applied electrical power based on the heat storage levels detected,

and with the object of enabling high-precision estimation of head heat storage, based on changes in the heat storage status of the thermal head heat slinger temperature, [the subject invention] is so constituted that in a thermographic device that is provided with a heat storage detection mechanism for thermal heads having individual or multiple pixels as units, recording density is uniformly controlled by controlling applied electrical power, based on the heat storage levels detected, in which a heating level table that is coordinated by the number of gradations, the recording cycle, and the estimated temperature immediately prior to the start of said recording cycle, a constant table that scales the values output by said heating level table, a cooling-constant table that is coordinated by said cycle, a subtracter that obtains the difference between the estimated temperature immediately prior to the start of said recording cycle and the heat slinger temperature, a multiplier that carries out a 1st multiplication between the output of said heating table and said constant table in order to obtain heating levels during said recording cycle, and a 2nd multiplication between said cooling constant table and the output of said subtraction table, in order to obtain the difference between the temperature reached after cooling [to lower] the temperature [from its level] at commencement of said recording cycle and the heat slinger temperature, an accumulator that accumulates aggregate heating and cooling until said recording cycle with respect to said heat slinger temperature as the results of the 1st and 2nd multiplications, and an adder that adds said heat slinger temperature to the output of said accumulator are arranged, the estimated heat storage in the substrate of the thermal head is computed each said recording cycle, according to changes in said heat slinger temperature, and the estimated temperature immediately prior to the start of the current recording cycle is computed.

<Industrial Field of Application>

The subject invention is concerned with head heat storage estimating devices in thermographic devices that detect heat storage levels in each part of a thermal head, and control applied electrical power based on the heat storage levels detected, and is especially concerned with thermal head heat storage estimating devices that enable high-precision estimation of head heat storage, based on changes in the heat storage status of the thermal head heat slinger temperature.

<Prior Art>

When thermography is carried out using a thermal head, the thermal head itself is heated, and it is therefore necessary to control electrical power in accordance with thermal head heat storage. For this reason, density is controlled during thermography by detecting heat storage in the thermal head, and controlling the electrical power applied to the thermal head in accordance with the heat storage level. In order to control applied electrical power, a method whereby voltage is controlled, and a method whereby [applied electrical power is controlled] by changing said pulse width according to energizing time have previously been proposed.

Heat storage phenomena in thermal heads that may present problems in thermography are associated with their physical structures, and may be divided for the most part into 3 levels. The 1st level is due to the heat-generating resistor 50 in Figure 6, which receives the thermal energy required for thermography, and the glaze layer 51, which prevents the heat generated by the heat-generating resistor that does not contribute to thermography from being released to the exterior, and has relatively low heat conductivity, which causes heat to be retained on the thermographic surface, and is related to their thermal constants. The 2nd level consists of heat storage phenomena that are due to the substrate 52, with its relatively high heat conductivity, for the purpose of forming the heat-generating resistor 50 and the glaze layer 51, and is related to its thermal constant. The 3rd level consists of heat storage phenomena in the heat slinger 53, which releases heat stored in the heat-generating resistor 50, the glaze layer 51, and the substrate 52 to the exterior of the thermal head. The characteristics of heat storage phenomena at this level have to do with being in contact with the outside air, so that they are strongly affected by changes in the outside air temperature.

The responses of these phenomena become slower in the heat-generating resistor 50, the glaze layer 51, substrate 52, and the heat slinger 53, in that order. Satisfactory recording is possible if these heat storage phenomena are sufficiently understood when implementing thermography. These heat storage phenomena can be computed on the basis of the image recorded, the physical constants of the thermal head, and the ambient temperature, using heat conduction equations, but the analyses [required], including [analysis] of the complex thermal head structure, are impractical.

Hence, various inventions were devised in the past, but 2nd and 3rd level heat storage phenomena extended to recorded images in general, and greatly affected their quality. There is an equation for computing estimates by sequentially aggregating the temperature of the thermal head immediately prior the commencement of recording and the levels of heating and cooling during said recording, in order to improve this situation. According to this equation, the estimated temperature immediately after the nth line is recorded is the sum of the ambient temperature T_a plus the increase in temperature due to heating at the nth line ΔT_n , and the difference between the estimated temperature at n-1, the line immediately previous, at T_{n-1} , and at the ambient temperature T_a , upon cooling.

$$T_n = T_a + \Delta T_n + (T_{n-1} - T_a) \exp(-t/rp) \quad \dots (1)$$

In Equation (1), t is the recording cycle between lines, rp is the thermal time constant at pixel position p . Note, however, that

$$T_0 = T_a \quad \dots (2)$$

The temperature can only be estimated by means of Equation (1) when the heat stored at pixel position p up until line $n-1$ is completely contributed to pixel position p at line n . That is, this is limited to cases in which conductivity between adjoining pixels is nil, with changes occurring at the same temperature. Hence, there is an Equation (3) that takes the crosstalk phenomenon into account, in a general way.

$$T_{nrp} = T_{nrp-(r-1)/2} \boxplus W_{-(r-1)/2} + \dots \\ + T_{nrp} \boxplus W_0 + \dots + T_{nrp+(r-1)/2} \\ \boxplus W_{(r-1)/2} \quad \dots (3)$$

Herein, T_{nrp} is the estimated temperature of the heat-generating resistor for pixel p , $W_{-(r-1)/2} \dots W_0 \dots W_{(r-1)/2}$ is a weighted coefficient of crosstalk comprising r individuals, and r is the number of pixels in the range affected by crosstalk. However, note that if we take L to be the total number of heat-generating resistors,

when $p - (r - 1) / 2 < 1$:

$$T_{nrp-(r-1)/2} = T_{n0}$$

and when $p + (r - 1) / 2 > L$:

$$T_{nrp+(r-1)/2} = T_{nL}$$

Thus, estimates of heat storage phenomena in thermal heads can be computed by means of Equations (1) and (3), and high-quality thermography can be achieved.

However, it is clear that ambient temperature T_a was strongly related to heat storage in the prior art, as may be seen in Equation (1). Hence, in the prior art, the temperature of the thermal head's heat slinger at the commencement of recording was actually measured by means of a thermistor, and this value was taken to be the ambient temperature. The reasons for taking the heat slinger temperature to be the ambient temperature are that the heat slinger has a more satisfactory thermal capacity than the heat-generating resistor, the glaze layer, and the substrate, which elements that are, from a thermal perspective, of structural importance to the thermal head, and that it is in direct contact with the outside air. Hence, if the temperature of the heat slinger itself does not change, heat storage can be satisfactorily estimated.

<Problems to be Solved by this Invention>

In the above-described prior art format, if the recording speed is raised, or if recording energy is increased, the temperature of the heat-generating resistor, the glaze layer, and the substrate will increase, and there will be dramatic changes in the temperature of the heat slinger itself. For example, Figure 7 shows changes in heat slinger temperature when sequential thermography is carried out with a fixed recording energy and increased recording speed. In the case of Curve II in Figure 7, in which the recording speed is relatively slow, and the heat slinger temperature does not change, the changes in temperature due to heat storage stabilize after transitional heat storage phenomena in the thermal head substrate. However, in the case of Curve I, in which recording speed is increased and the heat slinger temperature is gradually raised, the heat slinger itself stores heat even after the transitional heat storage phenomena, and the substrate temperature gradually increases. For this reason, when previous inventions were used in high-speed thermography, in which heat slinger temperature changes occur, and in thermography with high recording energy, there were changes in the ambient temperature, which was used as a standard for estimating heat storage, so that high-precision estimation of heat storage was impossible.

The object of the subject invention is to provide a device for estimating heat storage in thermal heads that computes estimated heat storage in the thermal head substrate each recording cycle taking the temperature detected, corresponding to temperature changes in the heat slinger itself, to be the ambient temperature.

<Means of Solving the Problem, and [Their] Effect>

By means of the subject invention, the temperature of the heat slinger 53 is measured in each recording cycle in which a temperature change due to heat storage in the substrate 51 is estimated; estimates based on these temperature changes are of high precision. Figure 1 illustrates the principles of the subject invention, and is concerned with temperature changes in a thermal head when high-speed recording is carried out at a fixed recording energy, and estimates of these [temperature changes]. In Figure 1, the horizontal axis indicates temporal transition, with recording cycles t as units, and the vertical axis indicates temperature. In the drawing, Curve 1 indicates the surface temperature of heat-generating resistors in the thermal head, Curve 2 indicates changes in heat storage in the substrate, Curve 3 indicates actual temperature of the heat slinger itself as measured by means of thermistor each recording cycle, Curve 4 indicates cooling characteristics as regards temperatures estimated by means of a previous invention, Curve 5 indicates cooling characteristics as regards temperatures estimated by means of the subject invention, T_1 indicates substrate temperature at time t_1 , and T_{s1} indicates values measured as to heat slinger temperature at time t_1 .

At point 0, at the commencement of recording, temperature curves 1, 2, and 3 are equal to ambient temperature T_a , and increase as recording proceeds. Using prior art Equations (1) and (2), the 2nd term in Equation (1) is zero in the interval 0-t₁, and only heating per the first term contributes to temperature increase. Thus, the estimate results in both the subject invention and the previous invention will also rise to T_1 at t_1 . In the subject invention, the heat slinger temperature is measured by thermistor at t_1 , and ambient temperature T_a in Equation (1) is modified to T_1 on the basis of this actual measured value, yielding Equation (4).

$$T_n = T_{s_{n-1}} + \Delta T_n + (T_{n-1} - T_{s_{n-1}}) \exp(-t/rp) \quad (4)$$

Changes in heat slinger temperature thereafter can be taken into account by taking heat slinger temperature readings anew each recording cycle.

<Embodiment>

Figures 2-5 illustrate an embodiment of the subject invention.

Figure 2 is a block diagram showing an embodiment of the subject invention, Figure 3 is a detail drawing of the temperature estimating part shown in Figure 2, and Figures 4 and 5 are time charts showing the performance of the temperature estimating part.

In Figure 2, 6 is the temperature estimating part of the subject invention, 7 is a thermal head, 8 is a thermal head driver that drives the thermal head, 9 is a pulse width table that determines the electrical power to be applied to thermal head driver 8, 10 is a thermistor that detects the temperature of the heat slinger of thermal head 7, 11 is a temperature detector that converts the temperature detected by thermistor 10 into a digital signal, and 12 is a thermal head control part that controls the block as described above.

The thermal head control part 12 first measures the temperature by means of the thermistor 10 and the temperature detector 11, immediately prior to commencement of recording of each line by the thermal head 7, and provides control for the purpose of digitization. Next, data necessary for temperature estimation, such as heat slinger temperature data, number of gradations of recording pixels, and recording speed, are transferred to temperature estimating part 6. Temperature estimating part 6 successively estimates the temperature of thermal head 7 based on these data. Thermal head control part 12 sends the temperatures, number of recording pixel gradations, recording speed (recording cycle) and so on, which are estimated by temperature [estimating] part 6, to pulse width table 9. Pulse width table 9 determines the pulse width, based on these data. Thermal head driver 8 controls power [supplied to] thermal head 7 in accordance with pulse widths output from pulse width table 9, so that optimal thermography is carried out. In the following, the details of temperature estimating part 6 operations are described, using the block drawing in Figure 3, and the time charts in Figures 4 and 5.

Figure 3 is a block diagram showing details of the temperature estimating part. In Figure 3, signals 13 and 14 indicate the number of gradations and the recording speed of each pixel, which determine heating level, and signal 15 inputs heat slinger temperature data. 16 is a heat slinger temperature line buffer that houses heat slinger temperature values measured by temperature sensors for each line as 1 line per pixel; 17 is an estimated temperature line buffer that houses computed values of temperature estimated as 1 line per pixel; 18 is an ohmic value correction table that corrects for variance in thermal head ohmic values; 19 is a heating level table that determines heating levels inside recording lines; 20 is a subtracter that determines the difference between the pre-line estimated temperature and the heat slinger temperature; 21 is a constant table that outputs Constant 1; 22 is a pixel counter that detects the position of the thermal head by counting the number of pixels, which determines the temperature estimate; 23 is a cooling constant table that includes the thermal head's thermal time constant distribution; 24 and 25 are multiplexers; 26 is a multiplier that multiplies the output of heating level table 19 and constant table 21 in order to

determine the heating level inside recording lines, and multiplies the output of subtracter 20 and cooling constant table 23 in order to determine cooling level with respect to the heat slinger temperature; 27 is an accumulator that accumulates the output of multiplier 26 in order to determine aggregate heating and cooling levels with respect to the heat slinger temperature; 28 is heating/cooling line buffer that records the heating/cooling estimated temperature that is the output of the accumulator 27; 29 is an address clock, which the clock that updates addresses the indicates pixel position in crosstalk computations; 30 is an address counter that counts [output of] address clock 29, and generates addresses from crosstalk computations; 31 is a comparator that compares values of pixel counter 22 and address counter 30, and outputs a signal when they coincide; 32 is a reference pixel number switch that sets $r-1$ and $(r-1)/2$ with respect to reference pixel number r , among adjoining pixels that are the objects of crosstalk computations; 33 is a reference pixel number counter that performs a countdown in accordance with the output of the comparator 31, taking the values of reference pixel number switch 32 as the initial load; 34 and 35 are adders that add up the maximum address values and the selected address values that designate heating/cooling line buffer 28; 36 and 37 are multiplexers; 38 is a buffer address selector that, from among 3 inputs, of which 1 input is the minimum address value contributed by reference pixel number switch 32, 1 input is the maximum address value contributed by adder 34, and 1 input is the selected address provided by adder 35, selects the minimum value when the selected address value input is \leq the minimum address value, and selects the maximum address value when the selected address value input is \geq the maximum address value, and otherwise selects the selected address value itself; 39 is a weighted coefficient table that stores coefficients weighted for crosstalk for each adjoining reference pixel, for the purpose of crosstalk computation; 41 is a multiplier that multiplies the heating/cooling estimated temperature of each pixel position that is stored in the heating/cooling line buffer by the coefficient from weighted coefficient table 39; 41 is an accumulator that accumulates the portion of weighted and multiplied crosstalk results for each pixel position that pertains to reference pixels; 42 is a crosstalk line buffer that stores the output of the accumulator for each pixel position; 43 is an adder that adds the heat slinger temperature to the final estimated temperature, which takes into account the crosstalk that is the output of crosstalk line buffer 42; 44 is a register that temporarily houses data output by adder 43 for each pixel position; and 45 is a signal indicating the estimated temperature that is the computational output.

Before the operations in Figure 3 are described in detail, they will be summarized; these operations involve, first of all, estimating the heating/cooling temperature of each pixel position without considering crosstalk, and storing this estimated temperature value in heating/cooling line buffer 28. These estimated temperature values for 1 line are equalized between adjoining pixels, and estimated temperatures that take crosstalk into account are stored in crosstalk buffer 42. The estimated temperature values obtained are increments of heat slinger temperature, and therefore are output with the addition of each pixel position temperature. These estimated temperature values are required for estimation of the temperature of the next line, and are therefore simultaneously recorded in estimated temperature line buffer 17. This series of operations is performed for each line arrived at.

Next, the operation of the device shown in Figure 3 is described using the time charts in Figures 4 and 5. Between these, the Figure 4 time chart shows time beginning with the 0th line at which the recording operation begins, and the Figure 5 time chart shows time beginning with the 1st line, which represents [lines] beginning with the 1st line, and is relevant to estimations made with reference to the r pixels adjoining the 0th pixel at the beginning of the line. Signal a is a line signal indicating the intervals at which estimates are computed for each line; signal b is a heat slinger temperature data signal indicating that measurement of the heat slinger temperature in the thermal head by thermistor 10 and temperature detector 11, conducted immediately prior to commencement

of recording of each line by thermal head 7 in Figure 2, has been completed; signal c is a pixel data input signal that indicates that signal 13 in Figure 3, [indicating] the number of gradation of each pixel, signal 14, indicating the recording speed [of each pixel], and signal 15, indicating heat slinger temperature data, have been input, and it is activated in regard to the number of pixels in each line; signal d is a heat slinger temperature line buffer data signal that expresses output data from heat slinger temperature line buffer 16; signal e is an estimated line buffer data signal that expresses output data from heat slinger temperature line buffer 17; signal f is a heating/cooling estimate computation signal that indicates the interval during which estimates of heating/cooling are computed; signal g is a basic clock signal for computing estimates; signal h is a heating/cooling reset signal that resets accumulator 27 prior to aggregate computation; signal i is a heating/cooling multiplexer control signal for multiplexers 24 and 25; signals j and k are pixel-counting signals that indicate a portion of the values counted by pixel counter 22; signal l is an ohmic value correction signal from ohmic value correction table 18 that corrects the ohmic signals of individual heat-generating resistors; signals m and n are heating/cooling multiplexer data signals from multiplexers 24 and 25; signals o and p are reference pixel counter signals that indicate a portion of the values counted by reference pixel counter 33; signal q is a heating/cooling line buffer address signal; signal r is a crosstalk computation signal that indicates the computational period for crosstalk; signal s is a crosstalk setting signal that precedes crosstalk computation; signal t is a crosstalk initializing signal that resets accumulator 41 in crosstalk aggregate computations; signal u is an address clock signal that is an output clock for address clock 29; signal v is a reference pixel position address signal that indicates completion of crosstalk computations in regard to pixel positions that are separated by the same number of pixels from clock computed pixel positions; signal w is a crosstalk line buffer data signal; signal x is a heating/cooling line buffer data signal; signal y is a weighted coefficient output signal that indicates weighted coefficients from weighted coefficient table 39; and signal z is a final estimated temperature data signal from register 44.

At the 0th line, at which estimate computation commences, line signal a reaches a high level and heat slinger temperature sensor signal b concomitantly reaches a high level, indicating that heat slinger temperature has been measured. Next, the heat slinger temperature data signal is written into heat slinger temperature line buffer 16 by pixel data input signal c at the commencement of recording for each pixel. This heat slinger temperature is actually taken to be the thermal head's ambient temperature. At the same time, multiplexer 46 inputs heat slinger temperature data signal 15 into estimated temperature line buffer 17, by means of line signal a, pixel data input signal c, and a control signal indicating the 0th line that is not shown in the drawing. As a result, the same heat slinger temperature data signal 15 is stored in memory addresses corresponding to the same pixels, for heat slinger temperature line buffer 16 and estimated temperature line buffer 17, and initialized to the ambient temperature in the periphery of the thermal head. Moreover, when pixel data input signal c reaches a high level, it causes gradation number signal 13 and recording speed signal 14 to be input. When pixel data input signal c reaches a low level, it causes pixel counter 22 to be reset, and the estimated position of the 0th pixel of thermal head 7 is output. By means of this positional information and recording speed signal 14, cooling constant table 23 is established, and heating level table 19 is also established by means of ohmic value correction signal l, which corrects variances in ohmic values of heat-generating resistors, and it is thus possible to compute estimates for the 0th pixel. If standards for computing estimates are established, heating/cooling estimate computation signal f will reach a high level synchronously with the initial rise of basic clock signal g. When heating/cooling estimate computation signal f reaches a high level, heating/cooling reset signal h and heating/cooling multiplexer control signal i are generated. Heating/cooling reset signal h resets accumulator 27.

Heating/cooling multiplexer control signal i inputs into multiplier 26 the heating level

from heating level table 19 and the output coefficient = 1 from cooling constant table 23, which are required for computation of the heating level for the output of multiplexers 24 and 25 at the 0th pixel of the 0th line. Multiplier 26 integrates heating/cooling multiplexer data signals m and n, which are the output of multiplexers 24 and 25, at the initial rise of basic clock signal g. Its multiplication results $\Delta T_n 0,0$ are accumulated in accumulator 27, and at the initial rise of basic clock signal g, are expressed as heating/cooling line buffer data signal x. Note that prior to this initial rise, heating/cooling multiplexer control signal i inputs into multiplier 26 the temperature difference between estimated temperature line buffer 17 and heat slinger temperature line buffer 16 as subtracted by subtracter 20 and the output of cooling constant table 23, which are required for computation of the cooling level of multiplexers 24 and 25 at the 0th pixel of the 0th line. That is, output of computational results as to heating level and retrieval of data for computation of cooling level are timed to be executed simultaneously. Next, multiplier 26 executes computation of cooling level, but the temperature difference between estimated temperature line buffer 17 and heat slinger temperature line buffer 16 is zero at all of the pixels in the 0th line recorded, and therefore the results $\Delta T_t 0,0$ accumulated in accumulator 27 are equal to the results $\Delta T_h 0,0$ computed as to heating level. The computational results are expressed as heating/cooling line buffer data signal x at the initial rise of basic clock signal g. This heating/cooling line buffer data signal x is stored in heating/cooling line buffer 28, as designated by buffer address selector 38, but the address at this time is selected according to the following conditions. The maximum address value is the value obtained by adding the value from pixel counter 22 and the value from reference pixel number switch 32, which is $(r-1)/2$. The minimum address value is the value from the reference pixel number switch 32, which is $(r-1)/2$. The selected address value is the value obtained by adding the value from pixel counter 22 and the value from reference pixel number switch 32, which is $(r-1)/2$. That is, it is the same as the maximum address value. As a result, buffer address selector 38 selects the maximum address value, and designates heating/cooling line buffer 28 for storage of heating/cooling line buffer data signal x. Then the gradient number signal and the recording speed signal relevant to the 1st pixel are input when pixel data input signal c reaches a high level. Next, pixel counter 22 updates the position of the thermal head by counting [pixels], when pixel data input signal c reaches a low level. By means of this positional information and recording speed signal 14, cooling constant table 23, ohmic value correction table 18, and heating level table 19 are also established, and it is possible to compute estimates in regard to the 1st pixel. Thereafter, these computations are repeated until completion of the 0th line. Upon completion of the 0th line, pixel counter 22 shows the number of pixels in the line minus 1, and heating/cooling line buffer 28 stores the heating/cooling values computed from $(r-1)/2$ to the value from pixel counter 22 + $(r-1)/2$.

When heating/cooling computations for the 0th line are completed, crosstalk computations begin. Commencement of crosstalk computation is accompanied by the initial rise of crosstalk computation signal r; address counter 30 and reference pixel counter 33 are reset by crosstalk setting signal s. Reference pixel number counter 33 is initially set to the reference pixel number, r-1. Prior to the initial rise of basic clock signal g, accumulator 41 is placed in reset mode by crosstalk initializing signal t, and reset by input of basic clock signal g. Meanwhile, heating/cooling line buffer 28 is designated as an address by buffer address selector 38, and weighted coefficient table 39 is designated by reference pixel counter 33. Buffer address selector 38 makes its selections under the following conditions. The maximum address value is the value obtained by adding the value from pixel counter 22 and the value from reference pixel number switch 32; [i.e.,] the value from pixel counter 22 is $(r-1)/2$. The minimum address value is the value from the reference pixel number switch 32, which is $(r-1)/2$. The selected address value is the value obtained by adding the values from address counter 30 and reference pixel counter 33, which is r-1. Usually, the value from pixel counter 22, that is, the number of pixels in a single line minus 1, is larger than $(r-1)/2$, so that buffer

address selector 38 selects the selected address value, and designates heating/cooling line buffer 28 as the address. As a result, the value output by heating/cooling line buffer 28 is $\Delta Tt_{1,r-1}$. Therefore, the value output from weighted coefficient table 39 by means of reference pixel counter 33 is $Wr-1$. $\Delta Th_{1,r-1}$ and $Wr-1$ are multiplied by multiplier 40 upon the next initial rise of the basic clock signal g, and accumulated in accumulator 41. Accumulated values are stored in crosstalk line buffer 42, as designated by address counter 30, and their value is expressed by Equation 5.

$$\Delta Tl_{0,0} = \Delta Tn_{0,r-1} \boxtimes W_{r-1} \quad (5)$$

Next, when address clock signal u is input, address counter 30 is incremented, and buffer address selector 38 designates heating/cooling line buffer 28 as the address. Accumulator 41 is reset by crosstalk initializing signal t, and then multiplies, accumulates and computes $\Delta Tt_{0,r}$ according to Equation (6) and the data from heating/cooling line buffer 28.

$$\Delta Tl_{0,1} = \Delta Tt_{0,r} \boxtimes W_{r-1} \quad (6)$$

Thereafter, these operations are repeated until [the values of] address counter 30 and pixel counter 22 are equal. When both counters coincide, comparator 31 outputs reference pixel position address signal v, [which] decrements reference pixel counter 33 and resets address counter 30. Before the next initial rise of basic clock signal g, with crosstalk initializing signal t at a low level, the data from crosstalk line buffer 42 as designated by address counter 30, $\Delta Tl_{0,0}$, is loaded into accumulator 41. Meanwhile, heating/cooling line buffer 28 is designated as an address by buffer address selector 38, and weighted coefficient table 39 is designated by reference pixel counter 33. Buffer address selector 38 makes its selection under the following conditions. The maximum address value is the value obtained by adding the value from pixel counter 22 and the value from reference pixel number switch 32, which is the value from pixel counter 22 + (r-1)/2. The minimum address value is the value from the reference pixel number switch 32, which is (r-1)/2. The selected address value is the value obtained by adding the value from address counter 30 and the value from reference pixel counter 33, which is r-2. Usually, the value from pixel counter 22, that is, the number of pixels in a single line minus 1, is larger than (r-1)/2, so that buffer address selector 38 selects the selected address value, and designates heating/cooling line buffer 28 as the address. As a result, the value output by heating/cooling line buffer 28 is $\Delta Tt_{0,r-2}$. Therefore, the value output from weighted coefficient table 39 by means of reference pixel counter 33 is $Wr-2$. $\Delta Tt_{0,r-2}$ and $Wr-2$ are multiplied by multiplier 40 upon the next initial rise of the basic clock signal g, and accumulated in accumulator 41. Accumulated values are stored in crosstalk line buffer 42, as designated by address counter 30, and Equation (7) shows accumulated $\Delta Tl_{0,0}$ as loaded from crosstalk line buffer 42.

$$\Delta Tl_{0,0} = \Delta Tt_{0,r-2} \boxtimes W_{r-2} + \Delta Tl_{0,0} \quad (7)$$

Next, when address clock signal u is input, address counter 30 is incremented, and buffer address selector 38 designates heating/cooling line buffer 28 as the address. Accumulator 41 is reset by crosstalk initializing signal t, and then multiplies, accumulates and computes $\Delta Tt_{0,r-1}$ according to Equation (8) the data from heating/cooling line buffer 28.

$$\Delta Tl_{0,1} = \Delta Tt_{0,r-1} \boxtimes W_{r-2} + \Delta Tl_{0,0} \quad (8)$$

This series of operations is repeated until reference pixel counter 33 reaches 0, but if the reference pixel counter 33 is $\leq (r-1)/2-1$, buffer address selector 38 selects the minimum address value. For example, if the reference pixel counter 33 is (r-1)/2-1, the selection conditions are as follows. The maximum address value is the value from pixel counter 22 + (r-1)/2, and the minimum value is (r-1)/2 of [the value from] reference pixel number counter 32 [sic, should be 33]. The selected address value is the value obtained by adding the value from pixel counter 22 and the value from reference pixel number switch 32, which is (r-1)/2. When the selected address value is \leq the minimum address value, the buffer address selector 38 selects the minimum address value, designating heating/cooling line buffer 28 as the address. This is because when crosstalk is computed at pixel

positions within $(r-1)/2$ from either edge of the thermal head, [pixels are] physically not present in a portion of the r pixel positions adjoining the pixel positions scrutinized. In this case, computation results are per Equation (9).

$$\Delta T_{l\ 0,0} = \Delta T_{l\ r\ \text{or}\ (r-1)/2} \cdot W_{(r-1)/2-1} + \Delta T_{l\ 0,0} \quad (9)$$

Reference pixel counter 33 is incremented to 0 and the value of the leading address of crosstalk line buffer 42 when comparator 31 outputs reference pixel position address signal v is expressed by Equation (10)

$$\Delta T_{l\ 0,0} = \Delta T_{l\ r\ \text{or}\ (r-1)/2} \cdot W_0 + \dots + \Delta T_{l\ r\ \text{or}\ (r-1)/2} \cdot W_{(r-1)/2-1} + \Delta T_{l\ r\ \text{or}\ (r-1)/2} \cdot W_{(r-1)/2} + \Delta T_{l\ r\ \text{or}\ (r-1)/2} \cdot W_{(r-1)} \quad \dots (10)$$

These are the results of crosstalk computation. However, this value is with respect to heat slinger temperature. Therefore, for this value, heat slinger temperature value $T_{a\ 0,0}$ for the 0^{th} pixel position immediately prior to commencement of recording, which is stored in heat slinger temperature line buffer 16, is computed by adder 43. The result of this computation is the estimated temperature after the recording of the 0^{th} line, 0^{th} pixel, which the computation was intended to determine. The estimated temperature is temporarily stored in register 44, and estimated temperature line buffer 17 is updated to $T_{a\ 0,0} + \Delta T_{l\ 0,0}$ via multiplexer 46. Thereby, $T_{a\ 0,0} + \Delta T_{l\ 0,0}$ is taken to be T_p . Similarly, all pixel positions in the 0^{th} line are updated. Then the values computed as estimates are forwarded to pulse width table 9 in Figure 2, and pulse width is output to thermal head driver 8 in accordance with this.

In Figure 5 as well, which begins from the 1^{st} line, at which computation of the estimate commences, if line signal a only is on a high level, heat slinger temperature data signal rises to a high level upon completion of heat slinger measurement, and thereby gradation number signal 13, recording speed signal 14, and heat slinger temperature data signal 15 are input. As a result, the temperature of the thermal head's heat slinger is recorded in heat slinger temperature line buffer 16 recording start time. Next, when pixel data input signal c reaches a low level, it causes pixel counter 22 to be reset, and the estimated position of the 0^{th} pixel of thermal head 7 is output. By means of this positional information and recording speed signal 14, cooling constant table 23, ohmic value correction table 18, and heating level table 19 are also established; estimated temperature line buffer 17 has already been updated, and it is possible to compute estimates in regard to the 0^{th} pixel. If standards for computing estimates are established, heat slinger temperature sensor signal b will reach a high level synchronously with the initial rise of basic clock signal g . When heating/cooling estimate computation signal f reaches a high level, heating/cooling reset signal h and heating/cooling multiplexer control signal i are generated. Heating/cooling reset signal h resets accumulator 27. Heating/cooling multiplexer control signal i inputs into multiplier 26 the heating level from heating level table 19 and the output coefficient = 1 from cooling constant table 23, which are required for computation of the heating level for the output of multiplexers 24 and 25 at the 0^{th} pixel of the 1^{st} line. Multiplier 26 integrates heating/cooling multiplexer data signals m and n , which are the output of multiplexers 24 and 25, at the initial rise of basic clock signal g . Its multiplication results $\Delta T_{n\ 1,0}$ are accumulated in accumulator 27, and at the initial rise of basic clock signal g , are expressed as heating/cooling line buffer data signal x . Note that prior to this initial rise, heating/cooling multiplexer control signal i inputs into multiplier 26 the temperature difference between estimated temperature line buffer 17 and heat slinger temperature line buffer 16 as subtracted by subtracter 20 and the output of cooling constant table 23, which are required for computation of the cooling level of multiplexers 24 and 25 at the 0^{th} pixel of the 1^{st} line. That is, output of computational results as to heating level and retrieval of data for computation of cooling

level are timed to be executed simultaneously. In other words, multiplier 26 multiplies the difference between the temperature $T_{p0,0}$ estimated immediately prior to recording of the 0th pixel of the 1st line and the heat slinger temperature $T_{a1,0}$ by a value from the cooling constant table 23. As a result of computation, a heating level of $\Delta T_{h1,0}$ is [shown to be] accumulated in accumulator 27, and this is the heating/cooling aggregate from the start of recording to immediately after recording of the 0th pixel of the 1st line; it is accumulator output data at the initial rise of the basic clock signal g. In Figure 5, the heating/cooling aggregate with respect to the heat slinger temperature is taken to be $\Delta T_{t1,0}$. The computational results are expressed as heating/cooling line buffer data signal x at the initial rise of basic clock signal g. This heating/cooling line buffer data signal x is stored in (r-1)/2 of heating/cooling line buffer 28, as designated by buffer address selector 38. Next, when pixel data input signal c reaches a high level, it causes gradation number signal 13 and recording speed signal 14 to be input. Then, when pixel data input signal c reaches a low level, it causes pixel counter 22 to count [pixels], and updates the estimated position of the thermal head. By means of this positional information and recording speed signal 14, cooling constant table 23, ohmic value correction table 18, and heating level table 19 are also established, and it is possible to compute estimates in regard to the 1st pixel. Thereafter, these computations are repeated until completion of the 1st line. Upon completion of the 1st line, pixel counter 22 shows the number of pixels in the line minus 1, and heating/cooling line buffer 28 stores the heating/cooling values computed from (r-1)/2 to the value from pixel counter 22 + (r-1)/2.

When all of the 1st line heating/cooling computations have been completed, crosstalk computations on the 0th line are carried out in the same one, and the results of Equation (11) are obtained.

$$\begin{aligned} \Delta T_{l1,0} = & \Delta T_{t1r(r-1)/2} + W_0 + \dots \\ & + \Delta T_{t1r(r-1)/2} + W_{(r-1)/2-1} \\ & + \Delta T_{t1r(r-1)/2} + W_{(r-1)/2} \\ & + \Delta T_{t1r(r-1)/2} + W_{(r-1)} \end{aligned} \quad (11)$$

For this value, heat slinger temperature value $T_{a1,0}$ for the 0th pixel position immediately prior to commencement of recording, which is stored in heat slinger temperature line buffer 16, is computed by adder 43. The result of this computation is the estimated temperature after the recording of the 1st line, 0th pixel, which the computation was intended to determine. The estimated temperature is temporarily stored in register 44, and estimated temperature line buffer 17 is updated to $T_{a1,0} + \Delta T_{l1,0}$ via multiplexer 46. Thereby, $T_{a1,0} + \Delta T_{l1,0}$ is taken to be T_p . Similarly, all pixel positions in the 1st line are updated.

Thereafter, estimates are computed for all lines, repeating these computations until the last line is completed.

<Effect of the Invention>

As described above, the subject invention makes it possible to correct for changes in heat storage in the thermal head's heat slinger, or for the thermal head's ambient temperature during the recording period, and enables heat storage phenomena to be used more effectively in thermography.

4. Brief description of the drawings

Figure 1 illustrates the principles of the subject invention.

Figure 2 is a block diagram showing an embodiment of the subject invention.

Figure 3 is a detailed block drawing of the temperature estimating part in the subject invention.

Figures 4 and 5 are time charts of an embodiment of the subject invention.

Figure 6 is a structural drawing of a thermal head.

Figure 7 is an illustration of prior art.

(Explanation of code)

- | | |
|-----------------------------------|--------------------------------|
| 1: Surface temperature curve | 2: Substrate temperature curve |
| 3: Heat slinger temperature curve | 6: Temperature estimating part |
| 7: Thermal head | |
| 8: Thermal head driver | |
| 9: Pulse width table | |
| 10: Thermistor | 11: Temperature detector |
| 12: Thermal head control part | |

Patent applicant:

Fujitsu Ltd.

Patent applicant's representatives:

Akira Aoki, Patent Attorney

Kei Ishida, Patent Attorney

Kenzo Hiraiwa, Patent Attorney

Akiyuki Yamazaki, Patent Attorney

[Figure 1, Japanese text only; same below:]

[Vertical axis:] Temperature

[Horizontal axis:] Time

- 1: Surface temperature of heat-generating resistors
2: Substrate temperature
3. Heat slinger temperature

Illustration of the principles of the subject invention

Figure 1

[Page 11/12]

[Figure 2:]

6: temperature estimating part
12: thermal head control part
9: pulse width table
8: thermal head driver
11: temperature detector
7: thermal head
10: thermistor

A block diagram showing an embodiment of the subject invention
Figure 2

[Figure 6:]

Protective layer	Heat-generating resistor 50
Lead line	Glaze layer 51
	Substrate 52
	Heat slinger 53

Structural drawing of a thermal head
Figure 6

[Figure 7:]

[Vertical axis:] Temperature
[Horizontal axis:] Time

When there is an increase in heat slinger temperature

When there is no increase in heat slinger temperature

Illustration of prior art
Figure 7

[Figure 3:]

17: estimated temperature line buffer
16: heat slinger temperature line buffer
Signal 15
19: heating level table
Signal 13
Signal 14
26: multiplier
27: accumulator
28: heating/cooling line buffer
40: multiplier

41: accumulator
42: crosstalk line buffer
43: adder
44: register
18: ohmic value correction table
20: subtracter
22: pixel counter
23: cooling constant table
38: buffer address selector
31: comparator
34: adder
29: address clock
30: address counter
35: adder
39: weighted coefficient table
32: reference pixel number switch
33: reference pixel number counter

Detailed block drawing of the temperature estimating part in the subject invention
Figure 3

Figure 4: Embodiment time chart (No. 1)

Figure 5: Embodiment time chart (No. 2)

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-24972

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)2月1日

B 41 J 2/36
2/365
H 04 N 1/23

1 0 2 B

6957-5C
8403-2C
8403-2C

B 41 J 3/20

1 1 5 C
A

審査請求 未請求 請求項の数 1 (全12頁)

⑮ 発明の名称 サーマルヘッドの蓄熱予測装置

⑯ 特 願 平1-159727

⑰ 出 願 平1(1989)6月23日

⑱ 発 明 者 胡 中 俊 雄 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内
⑲ 発 明 者 中 村 盛 吉 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内
⑲ 発 明 者 三 上 知 久 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内
⑳ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地
㉑ 代 理 人 弁理士 青 木 朗 外4名

明 細 書

1. 発明の名称

サーマルヘッドの蓄熱予測装置

2. 特許請求の範囲

1. 画像若しくは複数画像を単位とするサーマルヘッドの蓄熱検出機構を備え、検出した蓄熱量をもとに印加電力を制御して一定の記録濃度制御を行う熱記録装置において、

階高数、記録周期、前記記録周期開始直前の予測温度で対応付けした加熱量テーブル(19)と、

前記加熱量テーブルの出力値をスケーリングする定数テーブル(21)と、

記録周期で対応付けした冷却定数テーブル(23)と、

前記記録周期開始直前の予測温度と放熱板温度(T_h)との差を得る減算器(20)と、

前記記録周期内での加熱量を求めるため前記加熱量テーブルの出力と前記定数テーブル間の第1の乗算、及び前記記録周期開始時の温度が前記記録周期間に冷却されて到達する温度と前記放熱板

温度との差を求めるため前記冷却定数テーブルと前記減算器の出力間の第2の乗算を行う乗算器(26)と、

前記放熱板温度に対する前記記録周期までの加熱冷却の総量を前記乗算器による第1及び第2の乗算結果として累積する累算器(27)と、

前記累算器の出力に前記放熱板温度を加える加算器(43)とを備え、

前記放熱板温度の変化に応じて記録周期毎にサーマルヘッドの基板での蓄熱予測演算を行い、現記録周期開始直前の予測温度を演算するようにしたことを特徴とするサーマルヘッド蓄熱予測装置。

3. 発明の詳細な説明

(概 要)

サーマルヘッドの各部分における蓄熱量を検出し、検出した蓄熱量に基づき印加電力を制御する熱記録装置におけるヘッド蓄熱予測装置に関し、

サーマルヘッドの放熱板温度の蓄熱状態の変化に基づき高精度のヘッド蓄熱予測を可能にするこ

とを目的とし、

画素若しくは複数画素を単位とするサーマルヘッドの蓄熱検出機構を備え、検出した蓄熱量をもとに印加電力を制御して一定の記録温度制御を行う熱記録装置において、階調数、記録周期、前記記録周期開始直前の予測温度で対応付けした加熱量テーブルと、前記加熱量テーブルの出力値をスケールする定数テーブルと、記録周期で対応付けした冷却定数テーブルと、前記記録周期開始直前の予測温度と放熱板温度との差を得る減算器と、前記記録周期内での加熱量を求めるため前記加熱量テーブルの出力と前記減算器の出力間の第1の乗算、及び前記記録周期開始時の温度が前記記録周期間に冷却されて到達する温度と前記放熱板温度との差を求めるため前記冷却定数テーブルと前記定数テーブルの出力間の第2の乗算を行う乗算器と、前記放熱板温度に対する前記記録周期までの加熱冷却の総量を前記乗算器による第1及び第2の乗算結果として累積する累積器と、前記累積器の出力に前記放熱板温度を加える加算器と

を制御する。印加電力の制御は電圧を制御する方法や通電する時間にあたる記録パルス幅変化で行う方法が既に提案されている。

熱記録で問題となるサーマルヘッドの蓄熱現象はその物理的な構造に対応付けられ主に3つのレベルに分類できる。第1レベルは熱記録に必要な熱エネルギーを得る図6の発熱抵抗体50、発熱抵抗体からの発熱のうち熱記録に寄与しなかった熱エネルギーを外部に放熱することを防ぎ、熱記録面を保護する熱伝導率の比較的低いグレース層51によるものでありこれらの熱定数に係わる。第2のレベルは発熱抵抗体50、グレース層51を形成するための熱伝導率の比較的高い基板52による蓄熱現象であり、その熱定数に係わる。第3のレベルは発熱抵抗体50、グレース層51、基板52での蓄熱をサーマルヘッドの外部へ放熱させる放熱板53での蓄熱現象であり、その熱定数に係わる。このレベルでの蓄熱現象の特徴として外気に接しているために外気の温度変化の影響を強く受ける。

特開平3-24972(2)

を備え、前記放熱板温度の変化に応じて記録周期毎にサーマルヘッドの基板での蓄熱予測演算を行い、現記録周期開始直前の予測温度を演算するように構成する。

〔産業上の利用分野〕

本発明は、サーマルヘッドの各部分における蓄熱量を検出し、検出した蓄熱量に基づき印加電力を制御する熱記録装置におけるヘッド蓄熱予測装置に関し、特に、サーマルヘッドの放熱板温度の変化に基づき高精度な蓄熱予測を可能にしたサーマルヘッド蓄熱予測装置に関する。

〔従来の技術〕

サーマルヘッドを使用して熱記録を行う時、サーマルヘッド自体が加熱されるので、多量階調記録を行う場合、サーマルヘッドの蓄熱量に応じて通電制御する必要がある。このために、熱記録での温度制御はサーマルヘッド内での蓄熱を検出し、その蓄熱量に応じてサーマルヘッドへの印加電力

これらの蓄熱現象は発熱抵抗体50、グレース層51、基板52放熱板53の順に広がり、蓄熱現象となる。熱記録においてはこれらの蓄熱現象を十分に把握することにより良好な記録が可能となる。これらの蓄熱現象は記録画像、サーマルヘッドの物理定数、周囲温度を元に熱伝導方程式を解くことで算出できるが、記録画像を特定したり、複雑なサーマルヘッドの構造を含めての解析は実用性を欠いている。

そこで、従来より様々な発明がなされているが、第2、第3レベルでの蓄熱現象は記録画像全般にわたり、その品位に大きな影響を与える。これを改善するためにサーマルヘッド内部の蓄熱現象を記録開始直前のサーマルヘッドの温度と前記記録周期内での加熱冷却量を逐次累算することで予測演算により求める方式がある。この方式によると、 n ラインを記録直後の予測温度は雰囲気温度 T_a と n ラインでの加熱による温度上昇 ΔT_n と、直前の $n-1$ ラインでの予測温度 T_{n-1} が雰囲気温度 T_a との差で冷却されていく項との和となる。

$$T_n = T_a + \Delta T_n + (T_{n-1} - T_a) \exp(-t / r p) \quad \dots (1)$$

(1)式において、 t は、ライン間の記録周期、 $r p$ は画素位置 p での熱時定数である。

ただし、

$$T_0 = T_a \quad \dots (2)$$

この(1)式での温度予測は、 $n-1$ ラインまでの画素位置 p での蓄熱が n ラインの画素位置 p のみに全て寄与する場合に限られる。即ち、隣接する画素位置間で熱伝導がない同一温度で変化する状態に限られる。そこで、一般的にはこのクロストーク現象を加味した下記の(3)式とする方式がある。

$$T_{n,p} = T_{n,p-(r-1)/2} \times W_{n,p-(r-1)/2} + \dots + T_{n,p} \times W_{n,p} + \dots + T_{n,p-(r-1)/2} \times W_{n,p-(r-1)/2} \quad \dots (3)$$

ここで、 $T_{n,p}$ は、 p 画素目の発熱抵抗体の予測温度、 $W_{n,p-(r-1)/2} \dots W_{n,p} \dots W_{n,p-(r-1)/2}$ は、 r 個からなるクロストークの重み付け係数であり、 r はクロストークの影響する範囲の画素数である。

た以降に放熱板自体の温度が変化しなければ、良好な蓄熱予測を実現できる。

〔発明が解決しようとする課題〕

上述の従来方式では、記録速度を高速にしたり記録エネルギーを大きくすると、発熱抵抗体、グレース層、基板での蓄熱が大きくなり放熱板自体の温度が記録中に急激に変化する。例えば、一定の記録エネルギーで連続して熱記録を行う場合、記録速度を高速化した時の放熱板の温度変化の様子を第1図に示す。第1図の内、記録速度が比較的遅く放熱板の温度が変化しない曲線1の場合、サーマルヘッドの基板での過渡的な蓄熱現象の後に蓄熱による温度変化は安定な状態となる。しかし、記録速度が高速になり放熱板の温度が徐々に上昇する曲線1の場合、過渡的な蓄熱現象の後にも放熱板自体が蓄熱し、基板の温度が徐々に変化する。このために、従来の発明を放熱板の温度変化が生じる高速な熱記録や大きな記録エネルギーでの熱記録に適用すると、蓄熱予測の基準となる雰囲気温

ただし、サーマルヘッドの発熱抵抗体の様数をしとすると、

$$p = (r-1) / 2 < 1 \text{ の時}$$

$$T_{n,p-(r-1)/2} = T_{n,0}$$

$$p + (r-1) / 2 > 1 \text{ の時}$$

$$T_{n,p-(r-1)/2} = T_{n,1}$$

となる。

このように、(1)、(3)式にしたがって演算をすることで、サーマルヘッドの蓄熱現象を予測することができ、高品位な熱記録を実現できる。

ところで、従来の発明において雰囲気温度 T_a は、(1)式に示されるように蓄熱現象に大きく関係することが示されている。そこで、従来の発明では、記録を始める時点でのサーマルヘッドの放熱板の温度をサーミスタで実測し、この値を雰囲気温度としている。放熱板の温度を雰囲気温度とする理由は、放熱板がサーマルヘッドの熱的に主要な構成要素である発熱抵抗体、グレース層、基板に比べ十分大きな熱容量をもち、外気に直接接触していることによる。従って、記録を開始し

度に変動し、高精度な蓄熱予測をできないという問題があった。

本発明の目的は、放熱板自体の温度変化に応じて、その検出温度を雰囲気温度として、記録周期毎にサーマルヘッドの基板での蓄熱予測演算を行うサーマルヘッド蓄熱予測装置を提供することにある。

〔課題を解決するための手段及び作用〕

本発明では、基板51での蓄熱による温度変化を予測する記録周期毎に放熱板53の温度を逐次計測して、その温度変化をもとに高精度な予測する。第1図は、本発明の原理説明図であり、一定の記録エネルギーで高速記録した時のサーマルヘッドの温度変化とその予測に関するものである。第1図において、横軸は、記録周期 t を単位とする時間推移を示し、縦軸は、温度を示す。図中、曲線1はサーマルヘッドの発熱抵抗体の表面温度、曲線2は基板での蓄熱変化、曲線3は放熱板自体の温度を記録周期毎にサーミスタにより実測した

もの、4は従来の発明による予測温度の冷却特性、5は本発明による予測温度の冷却特性、T1は時刻t1での基板温度、Ts1は時刻t1での放熱板温度の測定値を示す。

記録を開始する0点では、温度曲線1・2・3は、ともに雰囲気温度Taに等しく、記録とともに温度上昇していく。従来の(1)、(2)式によれば、0～t1の期間においては、(1)式の第2項は零となり、第1項での加熱分のみが温度上昇に寄与する。したがって、t1においても、本発明および従来の発明の予測結果は、ともにT1に上昇する。このt1において、本発明では、放熱板の温度をサーミスタで実測し、この実測値をもとに(1)式の内の雰囲気温度TaをT1に修正し(4)式とする。

$$T_s = T_{s_{t-1}} + \Delta T_s + (T_{s_{t-1}} - T_{s_{t-2}}) \exp(-t/\tau_p) \quad (4)$$

以後、各記録周期毎に放熱板の温度を実測しなすことで、放熱板の温度変化を加味した予測をできることになる。

るための制御を行う。次に、この放熱板の温度データ、記録画素の階調数、記録速度等の温度予測に必要なデータを温度予測部6へ転送する。温度予測部6はこれらのデータより逐次サーマルヘッド7の温度を予測する。サーマルヘッド制御部12は温度部6で予測した温度値、記録画素の階調数、記録速度(記録周期)等をパルス幅テーブル9へ送る。パルス幅テーブル9はこれらのデータに応じてパルス幅を決定する。サーマルヘッド駆動部8はパルス幅テーブル9の出力パルス幅に従ってサーマルヘッド7を電力制御して最適な熱記録を行う。以下、温度予測部6の詳細な動作を第3図のブロック図、第4図、第5図のタイムチャート図を用いて述べる。

第3図は、本発明の温度予測部の詳細を示すブロック図である。第3図中、信号13、信号14は加熱量を決定する画素毎の階調数、記録速度を示す信号、信号15は放熱板温度データを入力する信号である。16は記録ライン毎に温度センサで実測した放熱板温度の値を1画素毎に1ライン

【実施例】

本発明の一実施例を第2図～第5図により説明する。

第2図は、本発明の一実施例を示すブロック構成図、第3図は、第2図における温度予測部の詳細図、第4図、第5図は温度予測部の動作を示すタイムチャートである。

第2図において、6は本発明の温度予測部、7はサーマルヘッド、8はサーマルヘッドを駆動するサーマルヘッド駆動部、9はサーマルヘッド駆動部8の印加電力を決定するパルス幅テーブル、10はサーマルヘッド7の放熱板の温度検出するサーミスタ、11はサーミスタ10で検出した温度をデジタル信号に変換する温度検出部、12は上記のブロックを制御するサーマルヘッド制御部である。

サーマルヘッド制御部12は、サーマルヘッド7による各ライン記録を開始する直前に、まず、サーミスタ10、温度検出部11によりサーマルヘッド7の放熱板温度を実測し、デジタル化をす

分格納する放熱板温度ラインバッファ、17は演算した予測温度の値を1画素毎に1ライン分格納する予測温度ラインバッファ、18はサーマルヘッドの抵抗値バラツキを補正する抵抗値補正テーブル、19は記録ライン内の加熱量を求める加熱量テーブル、20は前ラインでの予測温度と放熱板温度との差を求める減算器、21は定数1を出力する定数テーブル、22は予測温度を求めるサーマルヘッドの位置を表素数をカウントすることで検出する画素数カウンタ、23はサーマルヘッドの熱時定数分布を含めた冷却定数テーブル、24・25はマルチプレクサ、26は記録ライン内の加熱量を求めるために加熱量テーブル19、定数テーブル21の出力、放熱板温度に対する冷却量を求めるために減算器20の出力、冷却定数テーブル23の出力を乗算する乗算器、27は放熱板温度に対する加熱、冷却総量を求めるために乗算器26の出力を累算する累算器、28は累算器27の出力である加熱冷却予測温度を記憶する加熱冷却ラインバッファ、29はクロストーク演算

においての画素位置を示すアドレスを更新するクロックであるアドレスクロック、30はアドレスクロック29をカウントしてクロストーク演算のアドレスを発生するアドレスカウンタ、31は画素数カウンタ22とアドレスカウンタ30の値が比較し一致した時に信号を出力する比較器、32はクロストーク演算の対象となる隣接した画素の参照画素数 r に対して $r-1$ と $(r-1)/2$ を設定する参照画素数スイッチ、33は参照画素数スイッチ32の値を初期ロードして比較器31の出力に従ってカウントダウンする参照画素数カウンタ、34・35は加熱冷却ラインバッファ28を指定する最大アドレス値、被選択アドレス値を計算する加算器、36・37はマルチプレクサ、38は参照画素数スイッチ32による最小アドレス値を与える1入力、加算器34による最大アドレス値を与える1入力と加算器35による被選択アドレス値を与える1入力の3入力の内、被選択アドレス値入力が最小アドレス値以下の場合最小アドレス値を選択し、被選択アドレス値入力が最大アドレ

ス値以上の場合最大アドレス値を選択し、その他の場合被選択アドレス値そのものを選択するバッファアドレス選択器、39はクロストーク演算のための隣接した参照画素毎にクロストークの重み付けする係数を記憶した重み係数テーブル、40は加熱冷却ラインバッファに記憶している画素位置毎の加熱冷却予測温度と重み係数テーブル39の係数を乗算する乗算器、41は重み付け乗算した画素位置毎のクロストーク結果を参照画素数分累積する累算器、42は累算器の出力を画素位置毎に記憶するクロストークラインバッファ、43はクロストークラインバッファ42の出力であるクロストークを加味した最終的な予測温度に放熱板温度を加える加算器、44は加算器43の出力データを画素位置毎に一時格納するレジスタ、45は演算出力となる予測温度を示す信号である。

第3図の動作の詳細を述べる前に、その概要を述べる、動作は、まずクロストークを考慮しない時の画素位置毎の加熱冷却温度予測を行い、この予測温度値を加熱冷却ラインバッファ28に記憶

する。この1ライン分の予測温度値を隣接する画素間で平均化して、クロストークを加味した予測温度値をクロストークラインバッファ42に記憶する。得た予測温度値は、放熱板温度からの増分であるので、画素位置毎の温度を加えて出力する。この予測温度は、次ラインでの温度予測に必要であるので、同時に予測温度ラインバッファ17に記録させる。この一連の動作を到着ラインごとに行う。

次に第4図、第5図のタイムチャートを用いて第3図装置の動作を説明する。この内、タイムチャート第4図は、記録動作を開始する第0ライン目、タイムチャート第5図は、1ライン目以降を代表する第1ラインのものを表わし、ライン先頭の第0画素について隣接する r 画素を参照して予測に関するものである。信号aは、ライン毎の予測演算を行う期間を示すライン信号、信号bは第2図内のサーマルヘッド7による各ライン記録を開始する直前に、サーミスタ10、温度検出部11によりサーマルヘッド7の放熱板温度を実測

し終えたことを示す放熱板温度データ信号、信号cは第3図内の画素毎の階調数信号13、記録速度信号14、放熱板温度センサ信号15が入力されることを示し、ライン内の画素数分生起する画素データ入力信号、信号dは放熱板温度ラインバッファ16の入出力データを表わす放熱板温度ラインバッファデータ信号、信号eは予測温度ラインバッファ17の入出力データを表わす予測温度ラインバッファデータ信号、信号fは1画素の加熱冷却予測演算を行う期間を示す加熱冷却予測演算信号、信号gは予測演算のための基本クロック信号、信号hは累算演算に先立ち累算器27をリセットする加熱冷却リセット信号、信号iはマルチプレクサ24・25の加熱冷却マルチプレクサ制御信号、信号j・kは画素数カウンタ22のカウント値の一部を示す画素数カウンタ信号、信号lは発熱抵抗体個々の抵抗値補正する抵抗値補正テーブル18からの抵抗値補正信号、信号m・nはマルチプレクサ24・25の加熱冷却マルチプレクサデータ信号、信号o・pは参照画素数カウンタ33

のカウンタ値の一部を示す参照画素数カウンタ信号、信号qは加熱冷却ラインバッファアドレス信号、信号rはクロストークの演算期間を示すクロストーク演算信号、信号sはクロストーク演算に先立ちクロストークリセット信号、信号tはクロストークの累算演算において累算器41をリセットするクロストーク初期信号、信号uはアドレスクロック29の出力クロックであるアドレスクロック信号、信号vはクロック演算する画素位置から同画素数分離れた画素位置についてのクロストーク演算の完了を示す参照画素位置アドレス信号、信号wはクロストークラインバッファデータ信号、信号xは加熱冷却ラインバッファデータ信号、信号yは重み係数テーブル39からの重み係数を示す重み係数出力信号、信号zはレジスタ44の最終的な予測温度データ信号を示す。

予測演算を開始する第0番目のラインにおいて、ライン信号aがハイレベルになるとともに、放熱板温度センサ信号bがハイレベルとなり、放熱板温度を実測したことを示す。次に、画素データ

入力信号cにより画素毎に記録開始時点での放熱板温度データ信号を放熱板温度ラインバッファ16に書き込む。この放熱板温度は、実質的にサーマルヘッドの周辺温度となる。これと同時に、ライン信号aと画素データ入力信号cと図示しない第0ラインを示す制御信号によりマルチプレクサ46が放熱板温度データ信号15を予測温度ラインバッファ17へ入力する。この結果、放熱板温度ラインバッファ18および予測温度ラインバッファ17の同一画素に対応するメモリアドレスに同じ放熱板温度データ信号15を記憶し、サーマルヘッド周辺の雰囲気温度に初期化する。また、画素データ入力信号cがハイレベルになることによって、階調数信号13、記録速度信号14が入力される。画素データ入力信号cがローレベルになることによって、画素数カウンタ22がリセット状態になり、予測するサーマルヘッド7の第0画素の位置を出力する。この位置情報、および記録速度信号14により冷却定数テーブル23、および発熱抵抗体の抵抗値バラッキを補正した抵抗

値補正信号2により加熱量テーブル19が確定し、第0画素について予測演算が可能となる。予測演算準備ができると、加熱冷却予測演算信号1は、基本クロック信号gの立ち上がりで同期してハイレベルとなる。加熱冷却予測演算信号1がハイレベルになると、加熱冷却リセット信号hおよび加熱冷却マルチプレクサ制御信号iを発生する。加熱冷却リセット信号hは、累算器27をリセットする。

加熱冷却マルチプレクサ制御信号iは、マルチプレクサ24、25の出力に第0ラインの第0画素での加熱量演算に必要な加熱量テーブル19からの加熱量と冷却定数テーブル23からの出力係数値=1を乗算器26に入力する。乗算器26は基本クロック信号gの立ち上がりでマルチプレクサ24、25の出力である加熱冷却マルチプレクサデータ信号m、nを取り込む。その乗算結果 ΔT_h 0.0を累算器27に累算し、基本クロック信号gの立ち上がりで、加熱冷却ラインバッファデータ信号xとする。なお、この立ち上がりで先立ち、加熱冷却

マルチプレクサ制御信号iをローレベルとすることで、マルチプレクサ24、25は第0ラインの第0画素での冷却量演算に必要な予測温度ラインバッファ17と放熱板温度ラインバッファ16とを減算器20により減算した温度差と冷却定数テーブル23の出力を乗算器26に入力する。すなわち、加熱量の演算結果の出力と冷却量の演算のためのデータのフェッチを同一タイミングで行う。引き続き、乗算器26は冷却量を演算実行するが、予測温度ラインバッファ17と放熱板温度ラインバッファ16との差は、記録の第0ライン目の全ての画素で等となるので、累算器27での累算結果 ΔT_c 0.0は、加熱量の演算結果 ΔT_h 0.0に等しくなる。演算結果は、次の基本クロック信号gの立ち上がりで加熱冷却ラインバッファデータ信号xとなる。この加熱冷却ラインバッファデータ信号xは、バッファアドレス選択器38で指定した加熱冷却ラインバッファ28に記憶するが、この時のアドレスは次の条件下で選択される。最大アドレス値は画素数カウンタ22の値と参照画素数

スイッチ32の値を加算した値であり、 $(r-1)/2$ となる。最小アドレス値は参照画素数スイッチ32の値であり $(r-1)/2$ となる。被選択アドレス値は、画素数カウンタ22の値と参照画素数スイッチ32の値を加算した値であり、 $(r-1)/2$ となる。すなわち、最大アドレス値と同じである。この結果、バッファアドレス選択器38は最大アドレス値を選択して加熱冷却ラインバッファ28を指定して加熱冷却ラインバッファデータ信号xを記憶する。続いて、画素データ入力信号cがハイレベルになることによって、第1画素に関する階調数信号、記録速度信号が入力される。次に、画素データ入力信号cがローレベルになることによって、画素数カウンタ22がカウントアップし、予測するサーマルヘッドの位置を更新する。この位置情報、および記録速度信号14により冷却定数テーブル23、抵抗値補正テーブル18、加熱量テーブル19が確定し、第1画素について予測演算が可能となる。以下、第0ライン終了までこれらの演算を繰り返す。第0ラ

イン終了時、画素数カウンタ22はライン内の画素数-1を示し、加熱冷却ラインバッファ28は $(r-1)/2$ から画素数カウンタ22の値+ $(r-1)/2$ まで加熱冷却演算の値を記憶する。

第0ラインの加熱冷却演算が全て終わると、クロストーク演算に入る。クロストーク演算開始にともない、クロストーク演算信号rが立ち上がり、クロストークリセット信号sにより、アドレスカウンタ30、参照画素数カウンタ33をリセットする。参照画素数カウンタ33は、参照画素数r-1に初期設定する。基本クロック信号gの立ち上がりに先立ち、クロストーク初期信号iにより累算器41をリセットのモードにし、基本クロック信号g入力でリセットする。この間に加熱冷却ラインバッファ28をバッファアドレス選択器38によりアドレス指定し、重み係数テーブル39を参照画素数カウンタ33で指定する。バッファアドレス選択器38は次の条件下で選択する。最大アドレス値は画素数カウンタ22と参照画素数スイッチ32の加算値であり、画素数カウンタ

22の値+ $(r-1)/2$ となる。最小アドレス値は参照画素数スイッチ32の $(r-1)/2$ である。被選択アドレス値はアドレスカウンタ30と参照画素数カウンタ33の加算値であり $r-1$ となる。通常、画素数カウンタ22の値すなわち1ライン内に画素数-1は $(r-1)/2$ より大きいので、バッファアドレス選択器38は被選択アドレス値を選択し、加熱冷却ラインバッファ28のアドレスを指定する。この結果、加熱冷却ラインバッファ28の出力値は $\Delta Tl(0, r-1)$ となる。ここで、参照画素数カウンタ33によって重み係数テーブル39が出力する値を W_{r-1} とする。 $\Delta Tl(0, r-1)$ と W_{r-1} は次の基本クロック信号gの立ち上がりで累算器40で乗算され、累算器41に累算される。累算値はアドレスカウンタ30で指定するクロストークラインバッファ42に記録され、その値は(5)式となる。

$$\Delta Tl(0, 0) = \Delta Tl(0, r-1) \times W_{r-1} \quad (5)$$

続いて、アドレスクロック信号uが入ると、アドレスカウンタ30がインクリメントされ、バッ

ファアドレス選択器38は加熱冷却ラインバッファ28のアドレスrを指定する。クロストーク初期信号iで累算器41をリセットし、指定した加熱冷却ラインバッファ28のデータ $\Delta Tl(0, r)$ について乗算、累算し、(6)式の演算を行う。

$$\Delta Tl(0, 1) = \Delta Tl(0, r) \times W_{r-1} \quad (6)$$

以下、この動作を、アドレスカウンタ30と画素数カウンタ22が等しくなるまで繰り返す。両方のカウンタが一致すると、比較器31は参照画素位置アドレス信号vを出力して、参照画素数カウンタ33をデクリメントし、アドレスカウンタ30をリセットする。次の基本クロック信号gの立ち上がりに先立ち、クロストーク初期信号iをローレベルとして、アドレスカウンタ30の指定したクロストークラインバッファ42のデータ $\Delta Tl(0, 0)$ を累算器41にロードする。この間に、加熱冷却ラインバッファ28をバッファアドレス選択器38によりアドレス指定し、重み係数テーブル39を参照画素数カウンタ33で指定する。バッファアドレス選択器38は、次の条件下で選

択する。最大アドレス値は画素数カウンタ22と参照画素数スイッチ32の加算値であり、画素数カウンタ22の値 $+(r-1)/2$ となる。最小アドレス値は参照画素数スイッチ32の $(r-1)/2$ である。被選択アドレス値は、アドレスカウンタ30と参照画素数カウンタ33の加算値であり、 $r-2$ となる。通常、画素数カウンタ22の値すなわち1ライン内に画素数 $r-1$ は $(r-1)/2$ より大きいので、バッファアドレス選択器38は被選択アドレス値を選択し、加熱冷却ラインバッファ28のアドレスを指定する。この結果、加熱冷却ラインバッファ28の出力値は $\Delta T_{i,0,r-2}$ となる。ここで、参照画素数カウンタ33によって重み係数テーブル39が出力する値を W_{r-2} とする。 $\Delta T_{i,0,r-2}$ と W_{r-2} は次の基本クロック信号gの立ち上がりで乗算器40で乗算され、累算器41に累算される。累算値はアドレスカウンタ30で指定するクロストークラインバッファ42に記録されるが、その値はクロストークラインバッファ42からロードした $\Delta T_{i,0,0}$ を

累算した(7)式となる。

$$\Delta T_{i,0,0} = \Delta T_{i,0,r-2} \times W_{r-2} + \Delta T_{i,0,0} \quad (7)$$
 続いて、アドレスクロック信号uが入ると、アドレスカウンタ30がインクリメントされ、バッファアドレス選択器38は加熱冷却ラインバッファ28のアドレス $r-1$ を指定する。クロストーク初期信号tで累算器41をリセットし、指定した加熱冷却ラインバッファ28のデータ $\Delta T_{i,0,r-1}$ について乗算、累算し、(8)式の演算を行う。

$$\Delta T_{i,0,1} = \Delta T_{i,0,r-1} \times W_{r-2} + \Delta T_{i,0,1} \quad (8)$$
 この一連の動作を、参照画素数カウンタ33が0になるまで繰り返すが、参照画素数カウンタ33が $(r-1)/2-1$ 以下になると、バッファアドレス選択器38の選択値が最小アドレス値となる。例えば、参照画素数カウンタ33が $(r-1)/2-1$ になると、選択条件は次のようになる。最大アドレス値は、画素数カウンタ22の値 $+(r-1)/2-1$ 、最小アドレス値は、参照画素数カウンタ32の $(r-1)/2$ である。被選択アドレス値は、アドレスカウンタ30と参照画

素数カウンタ33の加算値であり、 $(r-1)/2-1$ となる。被選択アドレス値は、最小アドレス値以下となり、バッファアドレス選択器38は、最小アドレス値を選択し、加熱冷却ラインバッファ28のアドレスを指定する。これは、サーマルヘッドの両端から $(r-1)/2$ 以内の画素位置でのクロストーク演算する時、着目する画素位置に対して隣接するr画素位置の一部が物理的に存在しないからである。この場合の演算結果は、

(9)式となる。

$$\Delta T_{i,0,0} = \Delta T_{i,0,(r-1)/2-1} \times W_{(r-1)/2-1} + \Delta T_{i,0,0} \quad (9)$$

参照画素数カウンタ33が0までインクリメントされ、比較器31が参照画素位置アドレス信号vを出力した時のクロストークラインバッファ42の先頭アドレスの値は、(10)式となる。

$$\begin{aligned} \Delta T_{i,0,0} = & \Delta T_{i,0,(r-1)/2} \times W_0 + \dots \\ & + \Delta T_{i,0,(r-1)/2} \times W_{(r-1)/2-1} \\ & + \Delta T_{i,0,(r-1)/2} \times W_{(r-1)/2} \\ & + \Delta T_{i,0,(r-1)} \times W_{(r-1)} \dots \quad (10) \end{aligned}$$

これが、クロストーク演算結果である。ただし、この値は、放熱板温度に対するものである。そこで、この値に放熱板温度ラインバッファ16に記憶している記録開始直前の第0画素位置の放熱板温度値 $T_{a,0,0}$ を加算器43によって加算する。この加算結果が求めるべき第0ライン第0画素記録後の予測温度となる。予測温度は、レジスタ44に一時記憶し、マルチプレクサ46を介して予測温度ラインバッファ17を $T_{a,0,0} + \Delta T_{i,0,0}$ に更新する。ここで、 $T_{a,0,0} + \Delta T_{i,0,0}$ を $T_{p,0,0}$ とする。同様に、第0ラインのすべての画素位置について更新する。そして、この予測演算値が第2図のバース幅テーブル9に送出され、これに応じたバース幅がサーマルヘッド駆動部8に出力される。

予測演算を開始する第1ライン以降の第5図においても、ライン信号aのみハイレベルになり、放熱板温度の実測を待てると放熱板温度センサ信号bがハイレベルになることによって、増減数信号13、記録速度信号14、および放熱板温度データ信号15が入力される。この結果、放熱板温

度ラインバッファ16に記録開始時点でのサーマルヘッドの放熱板温度が記憶される。次に、画素データ入力信号cがローレベルになることによって、画素数カウンタ22がリセット状態になり、予測するサーマルヘッド7の第0画素の位置を出力する。この位置情報および記録速度信号14により、冷却テーブル23、抵抗値補正テーブル18、加熱量テーブル19が確定し、前ラインでの演算により予測温度ラインバッファ17がすでに更新されており、第0画素について予測演算が可能となる。予測演算準備ができると、加熱冷却予測演算信号bは基本クロック信号の立ち上がりで同期してハイレベルとなる。加熱冷却予測演算信号fがハイレベルになると、加熱冷却リセット信号hおよび加熱冷却マルチプレクサ制御信号iを発生する。加熱冷却リセット信号は乗算器27をリセットする。加熱冷却マルチプレクサ制御信号iはマルチプレクサ24・25の出力に第1ラインの第0画素での加熱量演算に必要な加熱量テーブル19からの加熱量 $\Delta T_h 1.0$ と冷却定数テーブル

23からの出力係数値=1を乗算器26に入力する。乗算器26は基本クロック信号gの立ち上がりでマルチプレクサ24・25の出力である加熱冷却マルチプレクサデータ信号m・nを取り込む。その乗算結果 $\Delta T_h 1.0$ を乗算器27に累算し、基本クロック信号gの次の立ち上がりで、加熱冷却ラインバッファデータ信号とxとする。なお、この立ち上がりに先立ち、加熱冷却マルチプレクサ制御信号iをローレベルとすることで、マルチプレクサ24・25は第1ラインの第0画素での冷却量演算に必要な予測温度ラインバッファ17と放熱板温度ラインバッファ16とを減算器20により減算した温度差と冷却定数テーブル23の出力を乗算器26に入力する。すなわち、加熱量の演算結果の出力と冷却量の演算のためのデータのフェッチを同一タイミングにて行う。すなわち、乗算器26は第1ライン第0画素を記録する直前の予測温度 $T_p 0.0$ と放熱板温度 $T_a 1.0$ の差に冷却定数テーブル23の値を乗算する。その演算結果は乗算器27で加熱量 $\Delta T_h 1.0$ に累算され、記録開始

から第1ライン第0画素記録直後までの加熱冷却総量となり、次の基本クロック信号gの立ち上がりで乗算器出力データとなる。第5図ではこの放熱板温度に対する加熱冷却総量を $\Delta T_l 1.0$ とする。演算結果は次の基本クロック信号gの立ち上がりで加熱冷却ラインバッファデータ信号xとなる。この加熱冷却ラインバッファデータ信号xは、バッファアドレス選択器38で指定した加熱冷却ラインバッファ28の $(r-1)/2$ に記憶する。続いて、画素データ入力信号cがハイレベルになることによって、第1画素に関する階調数信号13、記録速度信号14が入力される。次に、画素データ入力信号cがローレベルなることによって、画素数カウンタ22がカウントアップし、予測するサーマルヘッドの位置を更新する。この位置情報、および記録速度信号14により冷却定数テーブル23、抵抗値補正テーブル18、加熱量テーブル19が確定し、第1画素について予測演算が可能となる。以下、第1ライン終了までこれらの演算を繰り返す。第1ライン終了時、画素数

カウンタ22は、ライン内の画素数-1を示し、加熱冷却ラインバッファ28は、 $(r-1)/2$ から画素数カウンタ22の値+ $(r-1)/2$ まで加熱冷却演算の値を記憶する。

第1ラインの加熱冷却演算が全て終わると、第0ラインでのクロストーク演算同様に演算を行い、(II)式の結果を得る。

$$\begin{aligned} \Delta T_l 1.0 = & \Delta T_{l, (r-1)/2} \times W_{(r-1)/2} + \dots \\ & + \Delta T_{l, (r-1)/2} \times W_{(r-1)/2} + \dots \\ & + \Delta T_{l, (r-1)/2} \times W_{(r-1)/2} + \dots \\ & + \Delta T_{l, (r-1)/2} \times W_{(r-1)/2} \quad (II) \end{aligned}$$

この値に放熱板温度ラインバッファ16に記憶している記録開始直前の第0画素位置の放熱板温度 $T_a 1.0$ を加算器43によって加算する。この加算結果が求めるべき第1ライン第0画素記録後の予測温度となる。予測温度は、レジスタ44に一時的に記憶し、マルチプレクサ46を介して予測温度ラインバッファ17を $T_a 1.0 + \Delta T_l 1.0$ に更新する。ここで、 $T_a 1.0 + \Delta T_l 1.0$ を $T_p 1.0$ とする。同様に、第1ラインのすべての画素位置について

更新する。

以下、予測ライン終了までのこれらの演算を繰り返して、全ラインを予測演算する。

〔発明の効果〕

以上説明したように、本発明によれば、サーマルヘッドの放熱板温度の蓄熱変化、あるいは記録期間内のサーマルヘッド環境温度をも補正した高精度な蓄熱予測が可能であり、蓄熱現象をより効果的に利用する熱記録を行うことができる。

4. 図面の簡単な説明

- 第1図は本発明の原理説明図、
第2図は本発明の一実施例ブロック図、
第3図は本発明の温度予測部の詳細ブロック図、
第4・5図は本発明の実施例タイムチャート、
第6図はサーマルヘッドの構造図、および
第7図は従来例の説明図である。

（符号の説明）

- 1…表面温度曲線、 2…基板温度曲線、
3…放熱板温度曲線、 6…温度予測部、

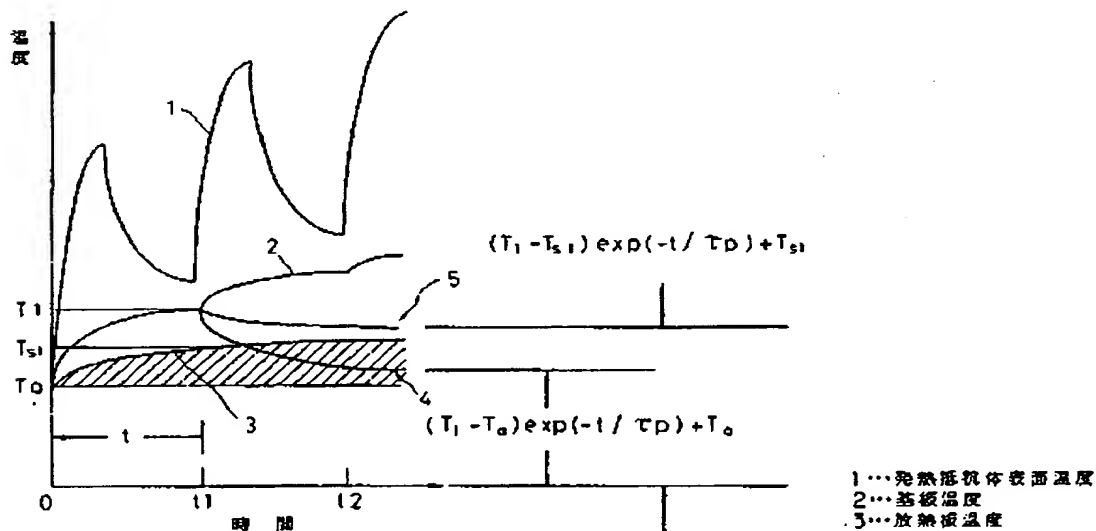
- 7…サーマルヘッド、
8…サーマルヘッド駆動部、
9…パルス幅テーブル、
10…サーミスタ、 11…温度検出部、
12…サーマルヘッド制御部。

特許出願人

富士通株式会社

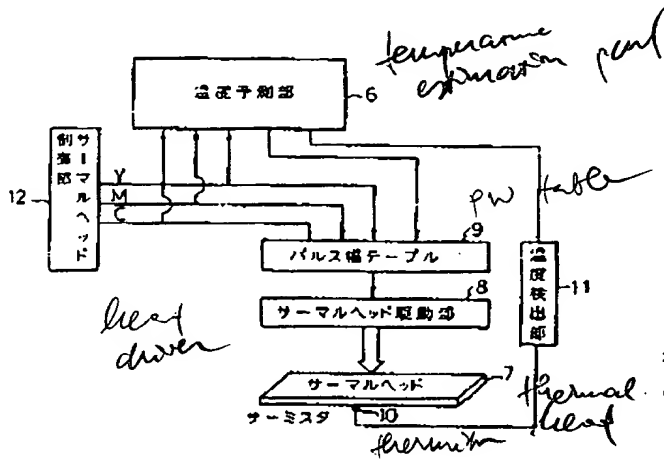
特許出願代理人

弁理士 青 木 朗
弁理士 石 田 敬
弁理士 平 岩 賢 三
弁理士 山 口 昭 之
弁理士 西 山 雅 也



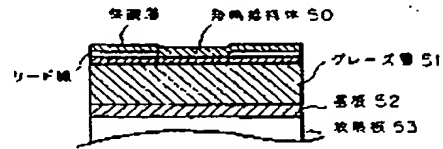
本発明の原理説明図

第1図



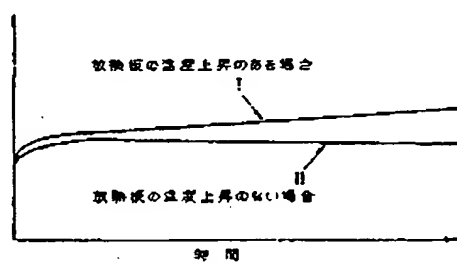
本発明の一実施例ブロック図

第2図



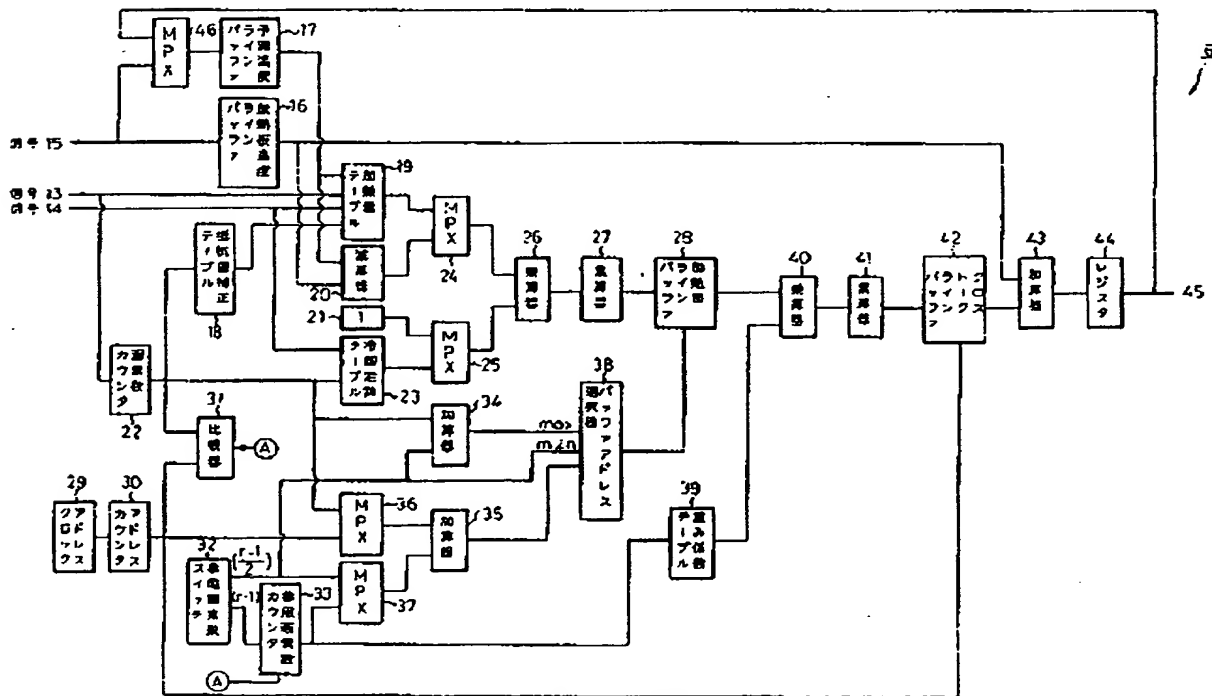
サーマルヘッドの構造

第6図



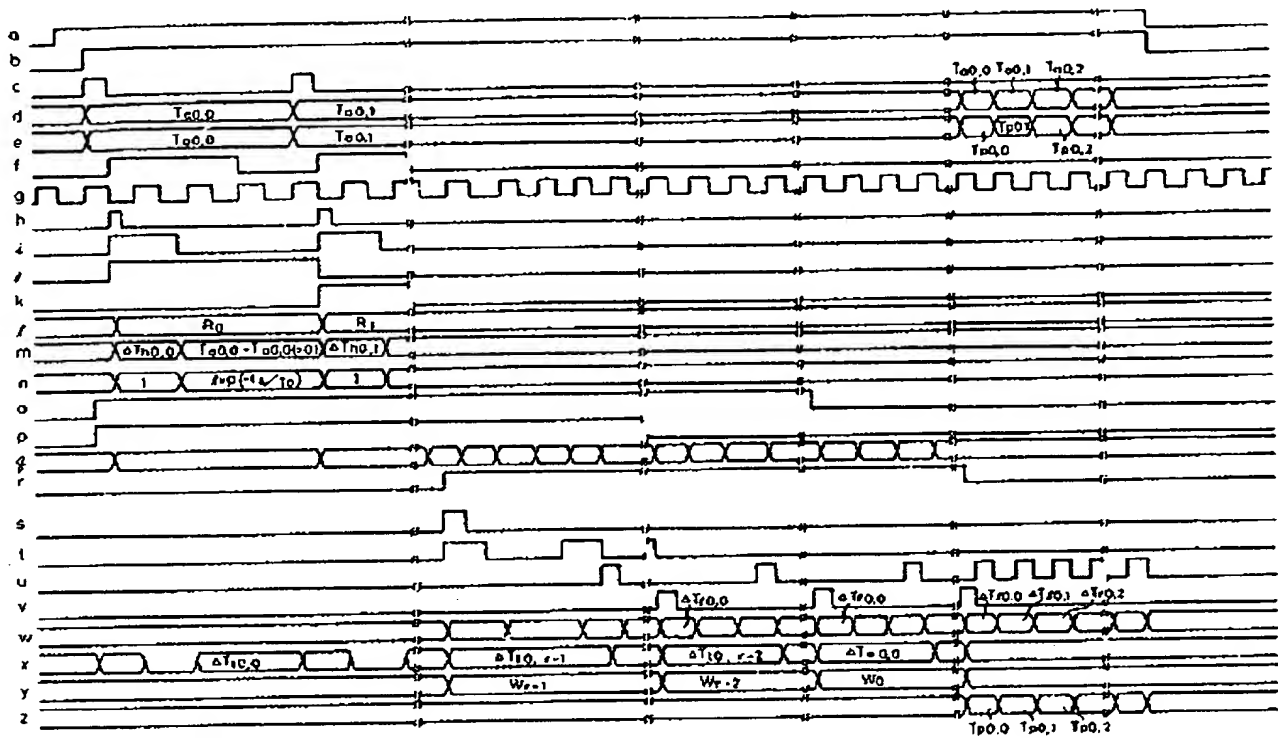
従来例の説明図

第7図

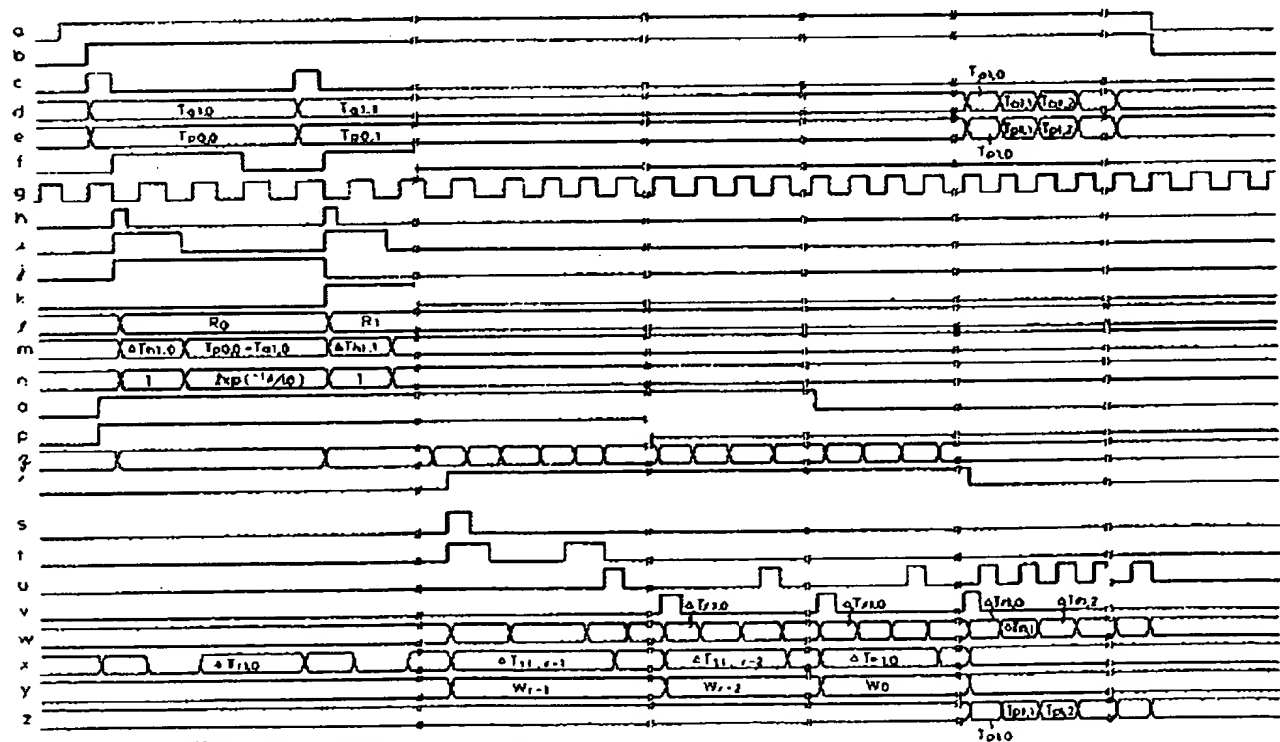


本発明の温度制御の詳細ブロック図

第3図



第 4 図 実施例タイムチャート(その 1)



第 5 図 兵庫県タイムチャート(その2)